

CLIPPEDIMAGE= JP406302964A

PAT-NO: JP406302964A

DOCUMENT-IDENTIFIER: JP 06302964 A

TITLE: CIRCUIT BOARD FOR HIGH-SPEED SIGNAL TRANSMISSION

PUBN-DATE: October 28, 1994

INVENTOR-INFORMATION:

NAME

KIKUCHI, TOSHIYUKI

ASSIGNEE-INFORMATION:

NAME

OKI ELECTRIC IND CO LTD

COUNTRY

N/A

APPL-NO: JP05089714

APPL-DATE: April 16, 1993

INT-CL (IPC): H05K003/46

US-CL-CURRENT: 29/830

ABSTRACT:

PURPOSE: To provide a circuit board for transmitting high-speed signals which is less in reflection at vias that electrically connect various kinds of dielectrics having different dielectric characteristics to each other and has an excellent connecting structure.

CONSTITUTION: The circuit board has a via connecting structure which electrically connects one base substrate 21 constituting a combination substrate formed by putting together two kinds of dielectrics having different dielectric characteristics and the other copper/polyimide substrate 22 through vias 4 and 7 having different diameters. The vias 4 and 7 which are separately

formed at different positions in the dielectric laminating direction are connected to each other through a tapered pattern 10 which is formed on a connecting surface and has a continuously changing width.

COPYRIGHT: (C)1994,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-302964

(43)公開日 平成 6 年(1994)10月28日

(51)Int.Cl.⁵
H 0 5 K 3/46

識別記号 庁内整理番号
N 6921-4E
L 6921-4E

F I

技術表示箇所

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21)出願番号 特願平5-89714

(22)出願日 平成 5 年(1993) 4 月16日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門 1 丁目 7 番12号

(72)発明者 菊地 利幸

東京都港区虎ノ門 1 丁目 7 番12号 沖電気
工業株式会社内

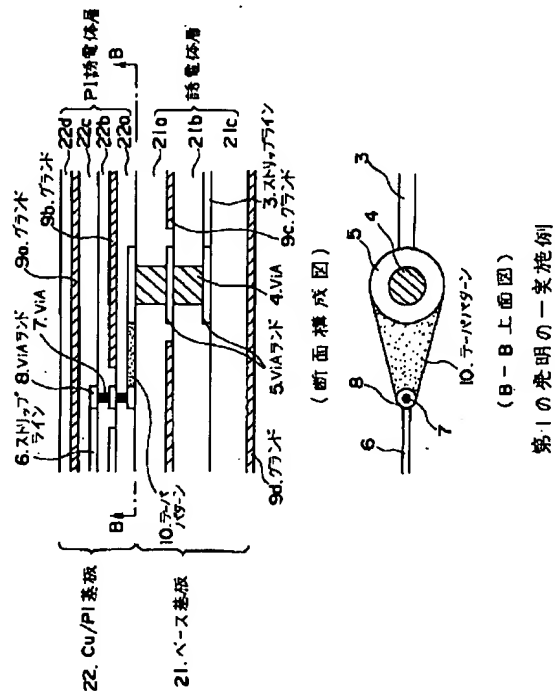
(74)代理人 弁理士 佐々木 宗治 (外 3 名)

(54)【発明の名称】 高速信号伝送用回路基板

(57)【要約】

【目的】 誘電特性の異なる多種類の誘電体間を電氣的に接続する V i a の反射の少ない優れた接続構造を有する高速信号伝送用回路基板を提供する。

【構成】 誘電特性の異なる少くとも 2 種類の誘電体を積層して形成されたコンビネーション基板を構成する 1 つのベース基板 2 1 とこれに接する他の銅／ポリイミド基板 2 2 との間を、互いに異なる径からなるそれぞれ V i a 4、V i a 7 を介して電氣的に接続する V i a 接続構造を有し、誘電体の積層方向の異なる位置に隔離して設けた V i a 4 及び V i a 7 の間を接続面に設けた連続的に幅の変わるテーパパターン 1 0 により接続したものである。



【特許請求の範囲】

【請求項1】 誘電特性の異なる少くとも2種類の誘電体を積層して形成されたコンビネーション基板を構成する1つの積層基板とこれに接する他の積層基板との間を、互いに異なる径からなるViaを介して電氣的に接続するVia接続構造を有する高速信号伝送用回路基板において、前記誘電体の積層方向の異なる位置に隔離して設けた前記Viaの間を接続面に設けた連続的に幅の変わる導体パターンにより接続したことを特徴とする高速信号伝送用回路基板。

【請求項2】 誘電特性の異なる少くとも2種類の誘電体を積層して形成されたコンビネーション基板を構成する1つの積層基板とこれに接する他の積層基板との間を、互いに異なる径からなるViaを介して電氣的に接続するVia接続構造を有する高速信号伝送用回路基板において、大きな径の前記Viaを有する1つの積層基板の前記Viaの上部に設けた半球状体とこの半球状体の真上に位置する小さな径を有する前記他の積層基板の前記Viaとを接続したことを特徴とする高速信号伝送用回路基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は高速信号伝送用回路基板に関し、特に誘電特性の異なる2種類以上の誘電体の積層からなるコンビネーション基板における各積層基板間のVia（内部貫通接続導体ともいわれる）接続構造を有する高速信号伝送用回路基板に関するものである。

【0002】

【従来の技術】上述のような高速信号伝送用回路基板は、従来から、混成集積回路といわれていた厚膜ハイブリッドICを装置特性の選択の自由度が大きい等の利点を活用して、特に高集積化、高周波化に対する要請に適したものととして広く実用されている。このような厚膜ハイブリッドICの全般的な技術及び本発明に関連する一般的な技術に関しては、文献：電子材料編集部、最新ハイブリッドIC技術、1985年4月10日第2版発行、1984年6月1日発行、株式会社工業調査会、p. 37-69（日本）に概説されている。

【0003】図3は従来的高速信号伝送用回路基板を示す要部説明図であり、図の上側はVia部分の断面図、下側はVia部分のA-A線に沿う上面図である。図にみられるように、従来から誘電特性の異なる2種類の誘電体からなる積層状の例えば2個の基板を組み合わせたコンビネーション基板を使用している。

【0004】すなわち、図3において、ベースとなる基板1の上に、これとは誘電特性の異なるもう一種類の基板2が、薄膜工程によって形成されている。図3の場合、基板1の誘電体1a~1cの各誘電体層は厚く、V

iaホールに設けられたVia4の穴径も大きくなっている。これに対して、基板2の誘電体2a~2dの各誘電体層は薄く、Viaホールに設けられたVia7の穴径も小さいものとなっている。そして、Via4はViaランド5を介してストリップライン3と電氣的に接続し、Via7はViaランド8を介してストリップライン6と電氣的に接続している。また、誘電体2d、2b、1a、1cの底部には、それぞれ導体層からなるグラウンド9a、9b、9c、9dが形成されている。

【0005】図3にみられるように、Via4の真上にVia7がくるように配置して直接接続することにより、基板1と基板2とを電氣的に接続している。そして、2つのViaの径は、Via4の径の方がVia7の径よりも極端に大きくなっている。

【0006】

【発明が解決しようとする課題】上述のような従来の高速信号伝送用回路基板では、その構造、特にVia接続構造において、上記のように、Via4の径の方がVia7の径よりも極端に大きくなっていることから、誘電特性の異なる2種類の誘電体の電氣的接続部分で反射が生じ、高速信号の伝送特性を悪化させるという問題があった。これは、一般に「分布定数回路と呼ばれる構造において、媒質の異なる境界面や線路定数の異なる伝送線路の接合部では、入射波の一部は反射される」といわれていることを考え合わせることによって、理由づけられる現象に相当する問題である。

【0007】本発明は上述のような問題点を解決するためになされたもので、2種類の誘電体間を電氣的に接続するViaの反射の少ない優れた接続構造を有する高速信号伝送用回路基板を提供することを目的とするものである。

【0008】

【課題を解決するための手段】本発明に係る第1の高速信号伝送用回路基板は、誘電特性の異なる少くとも2種類の誘電体を積層して形成されたコンビネーション基板を構成する1つの積層基板とこれに接する他の積層基板との間を、互いに異なる径からなるViaを介して電氣的に接続するVia接続構造を有し、誘電体の積層方向の異なる位置に隔離して設けたViaの間を接続面に設けた連続的に幅の変わる導体パターンにより接続したものである。また、本発明に係る第2の高速信号伝送用回路基板は、誘電特性の異なる少くとも2種類の誘電体を積層して形成されたコンビネーション基板を構成する1つの積層基板とこれに接する他の積層基板との間を、互いに異なる径からなるViaを介して電氣的に接続するVia接続構造を有し、大きな径のViaを有する1つの積層基板のViaの上部に設けた半球状体とこの半球状体の真上に位置する小さな径を有する他の積層基板のViaとを接続したものである。

【0009】

【作用】本発明の第1の高速信号伝送用回路基板においては、電気的接続部を2つのVia間で直接接続しないで、多少これらのViaをずらしておき、その間をテーパーパターンにより2つの特性の異なる積層基板を接続する構造とし、さらに、第2の高速信号伝送用回路基板では、ベースとなる側の基板のVia上に形成した半球状体例えばバンパの上に薄膜工程を用いて直接Via接続する構造としたから、いずれも、電気的接続部における上記のテーパーパターンやバンパの導体幅や導体断面積が徐々に変化するようにになっている。このように、導体幅や導体断面積を連続的にかつ徐々に変化させることによって、Via接続部における信号入射波の反射が緩和乃至抑制される。

【0010】

【実施例】[実施例1] 図1は本発明の第1の発明の一実施例を示す模式説明図である。図1の上側はその要部断面図であり、下側はB-B線に沿う上面図である。図1において、21はベース基板、21a~21cはベース基板21の誘電体層であり、22は銅/ポリイミド基板(Cu/PI基板ともいう)、22a~22dはCu/PI基板22のPI誘電体層である。3はベース基板21内のストリップライン、4はベース基板21に設けたVia、5はVia4のViaランド、6はCu/PI基板22のストリップライン、7はCu/PI基板22のVia、8はVia7のViaランドである。また、9a~9dはランド/電源プレーン用のランド、10はViaランド5、8を介してVia4とVia7を接続し、Viaランド8の外径からViaランド5の外径間での領域を導通させるテーパーパターンである。

【0011】以上の構成において、ストリップライン3及びストリップライン6は、その各ライン幅と、それぞれグラント9c~9d間の高さ及びランド9a~9b間の高さとそれぞれインピーダンス整合されて形成されている。

【0012】この場合、前述のように、ベース基板21とCu/PI基板22との電気的接続を、図3の従来例に示したようなVia4とVia7との直接接続によらず、これらのViaを若干離しておき、その間をテーパーパターン(徐々に幅の変わる導体パターン)10で接続している。このようなテーパーパターン10の設置により、ベース基板21とCu/PI基板22の電気的接続部(又は接続面)における導体パターンの幅を徐々に、すなわち連続的に変形させることによって、高速信号の反射を緩和して効率よく抑制することが可能なVia接続構成が達成された。このため、従来のように高速信号の伝送特性を低下させることがなく、しかも、大きさの異なるVia間の電気的接続部を備えた高速信号伝送用回路基板が得られる。

【0013】[実施例2] 図2は本発明の第2の発明の

一実施例を示す模式説明図である。図2の上側はその要部断面図であり、下側はViaの接合部分を中心として分かり易く示した準上面図である。図2において、3~9d及び21~21c、22~22dは図1の実施例の説明において用いた部分符号と同一又は相当であるので、その説明を省略する。ここで、11は本発明のバンパ接続構造の一要素を構成するバンパ(BUMP)である。本実施例では、このバンパによるVia接続構造を主体に、全体の製造方法を加味しながら説明する。

【0014】まず、従来手法によって、ベース基板21を作成する。次に、Viaランド5に形成されたVia4の上にバンパ11を形成する。この場合、バンパ11の高さはPI誘電体2aの厚さよりも若干高くなるように形成しておく。その後、薄膜工程によりCu/PI基板22をベース基板21上に形成する。この場合、Via7がバンパ11の真上にくるようにして積層・固着する。このようにして、第2の発明による高速信号伝送用回路基板が得られる。

【0015】このように、ベース基板21とCu/PI基板22の間に、バンパ11を仲介して、電気的接続を行うことにより、ベース基板21とCu/PI基板22のVia接続部において、バンパの断面形状によりその部分の断面積を徐々に変形することになるから、前項の実施例1の場合と同様に、高速信号の反射を抑制することができる効果を奏するようになっている。

【0016】なお、本発明は、上述のテーパーパターンやバンパの形状やベース基板、Cu/PI基板の各誘電体層の積層数その他に関して、上記の実施例の具体例に限定されるものでないことはいうまでもない。

【0017】

【発明の効果】以上のように本発明によれば、高速信号伝送用回路基板、特に誘電特性の異なる2種類の誘電体ならなるコンビネーション基板において、両基板の電気的接続部を構成する大きさの異なるVia間を、導体幅又は導体断面を徐々に変形させたそれぞれ導体パターン又はバンパのような半球状体を用いて、接続するにしたので、特に、高速信号の反射を効率よく緩和乃至抑えることが可能になり、高速信号の伝送特性の向上した優れた高速信号伝送用回路基板が得られる。

【図面の簡単な説明】

【図1】本発明による高速信号伝送用回路基板の第1の発明の一実施例を示す模式説明図である。

【図2】本発明による第2の発明の一実施例を示す模式説明図である。

【図3】従来の高速信号伝送用回路基板の一例を示す模式説明図である。

【符号の説明】

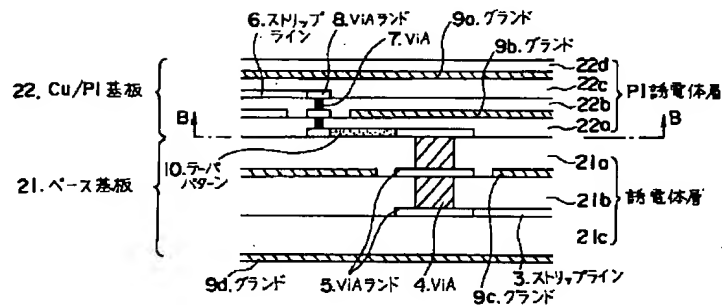
1 基板(従来)

2 基板(従来)

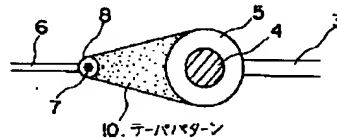
1a~1c 誘電体(従来)

- | | |
|---|---|
| <p>5</p> <p>2a~2d 誘電体(従来)</p> <p>3 ストリップライン</p> <p>6 ストリップライン</p> <p>4 Via</p> <p>7 Via</p> <p>5 Viaランド</p> <p>8 Viaランド</p> | <p>6</p> <p>9a~9d グランド</p> <p>10 テーパーパターン</p> <p>11 バンプ</p> <p>21 ベース基板</p> <p>21a~21c 誘電体層</p> <p>22 Cu/PI基板</p> <p>22a~22d PI誘電体層</p> |
|---|---|

【図1】



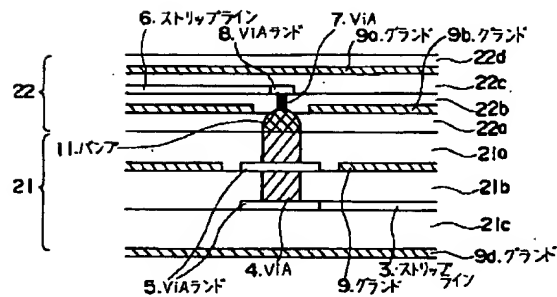
(断面構成図)



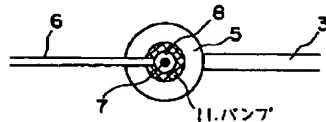
(B-B 上面図)

第1の発明の一実施例

【図2】



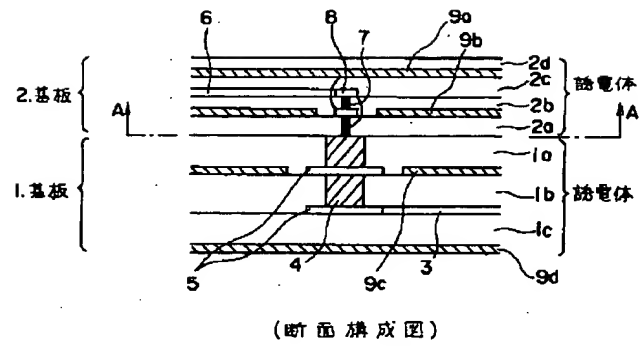
(断面構成図)



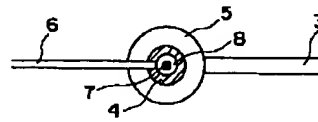
(上面図)

第2の発明の一実施例

【図3】



(断面構成図)



(A-A 上面図)

従来の高速信号伝送用基板